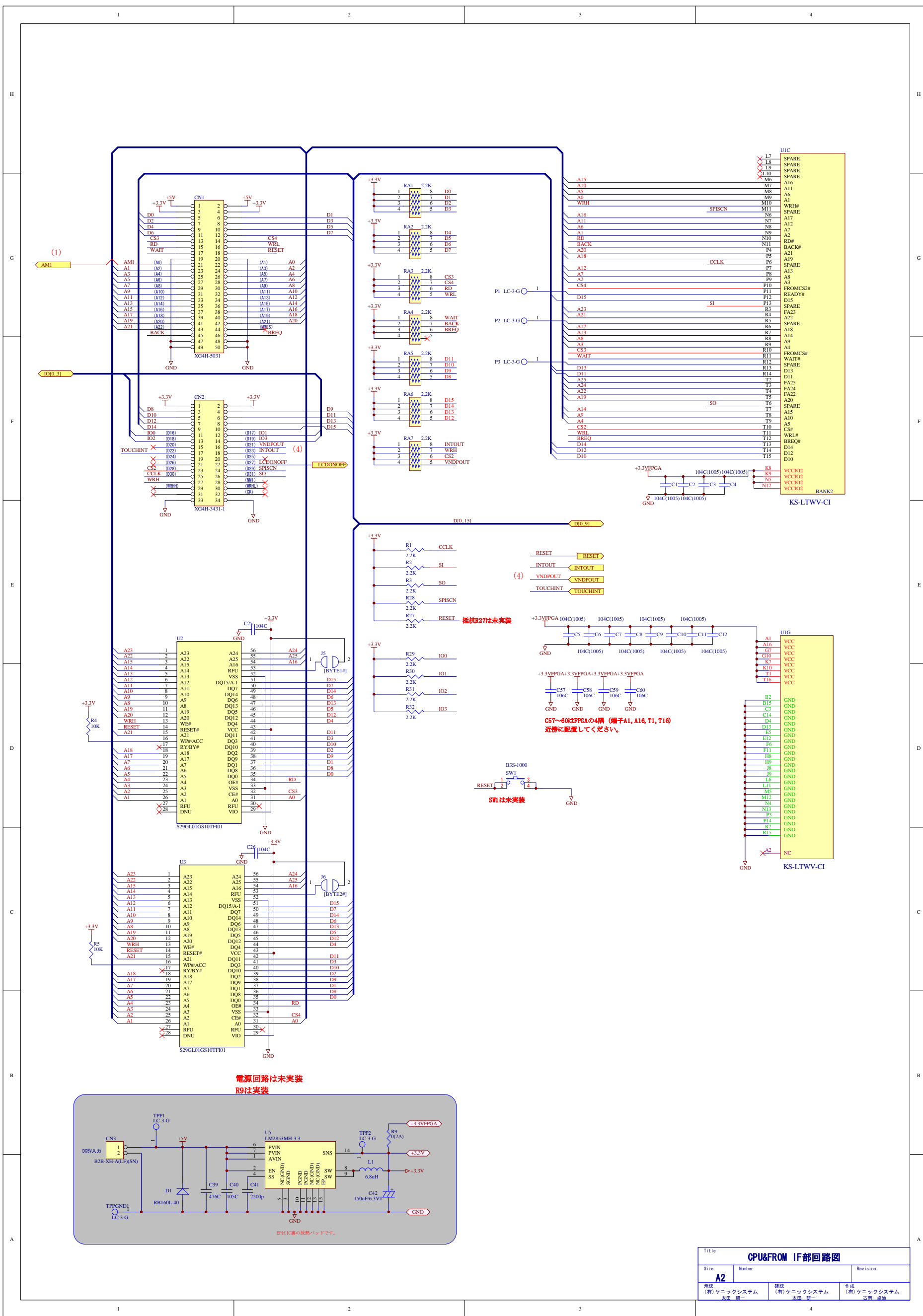


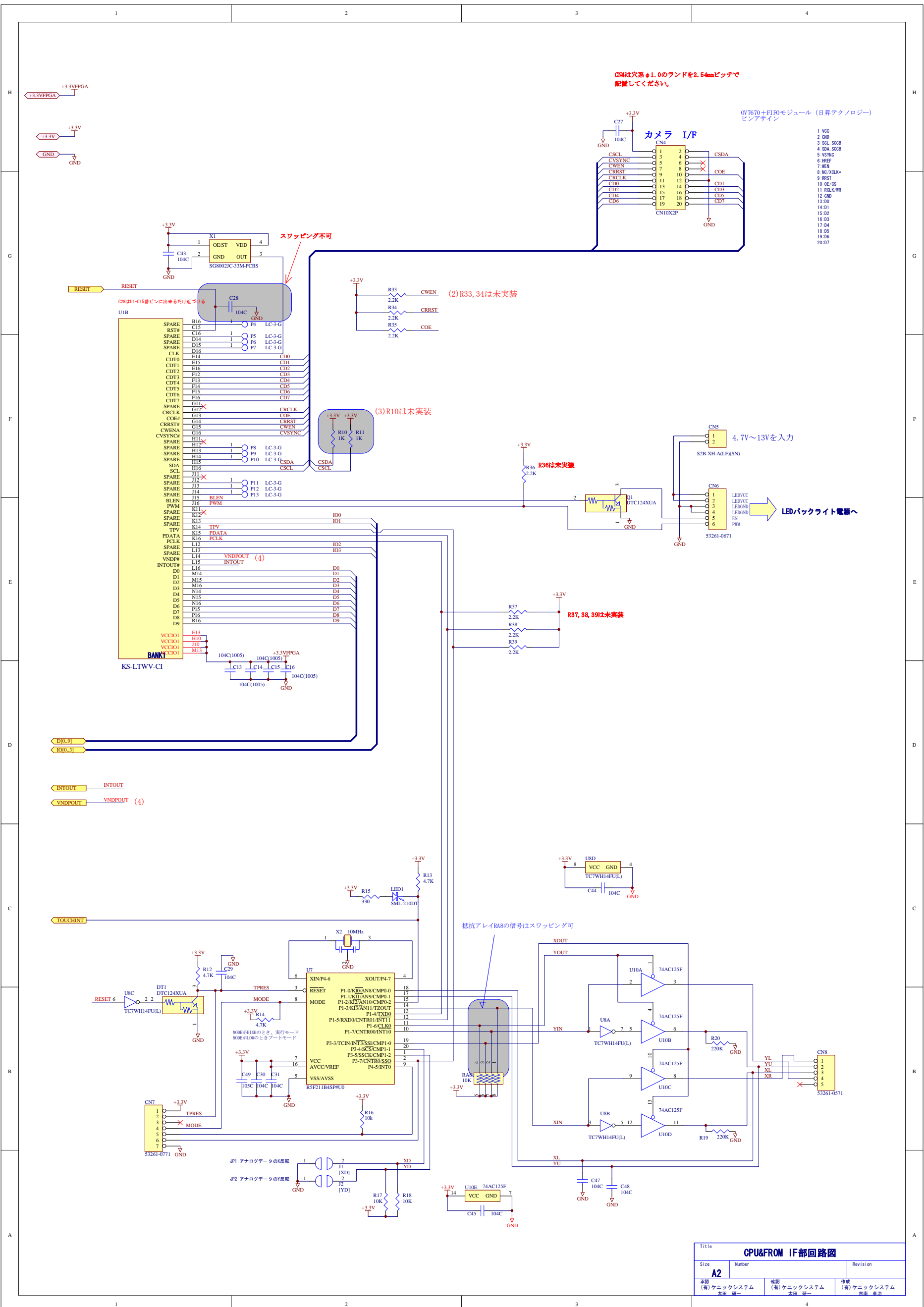
改定履歴

- (1) AM1 (A0) 信号を追加 2013年10月9日
- (2) R33, 34は未実装 2013年10月9日
- (3) R10は未実装 2013年10月9日
- (4) VSYNCOUTをVNDPOUTに変更 2013年10月9日

Title KSLTWVCI EVALUATION BOARD回路図		
Size A4	Number	Revision
承認 (有)ケニックシステム 太田 研一	確認 (有)ケニックシステム 太田 研一	作成 (有)ケニックシステム 古南 卓治



Title		
CPU&FROM IF部回路図		
Size	Number	Revision
A2		
作成 (有)ケニックスシステム 木田 健一	確認 (有)ケニックスシステム 木田 健一	作成 (有)ケニックスシステム 西藤 康治



CN4は穴系φ1.0のランドを2.5mmピッチで配置してください。

(W7670+FI10)モジュール (日昇テクノロジー) ピンアサイン

- 1: VCC
- 2: GND
- 3: SCL_S00B
- 4: SDA_S00B
- 5: VSYNC
- 6: HREF
- 7: HEN
- 8: NC/YCLK+
- 9: RRST
- 10: OE/CS
- 11: SCLK/WR
- 12: GND
- 13: DO
- 14: DI
- 15: D2
- 16: D3
- 17: D4
- 18: D5
- 19: D6
- 20: D7

スワッピング不可

(2) R33, 34は未実装

(3) R10は未実装

R36は未実装

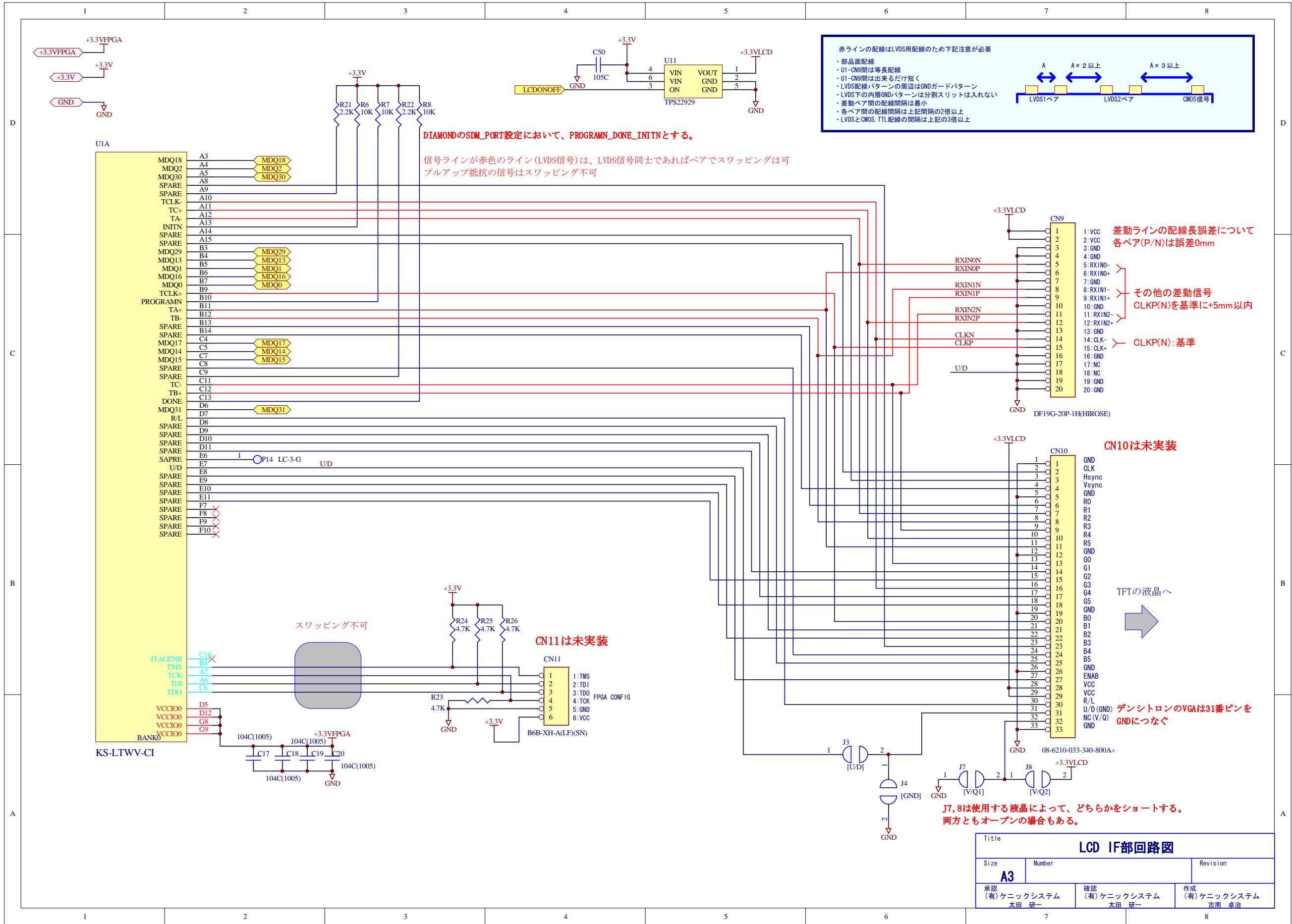
R37, 38, 39は未実装

4.7V~13Vを入力

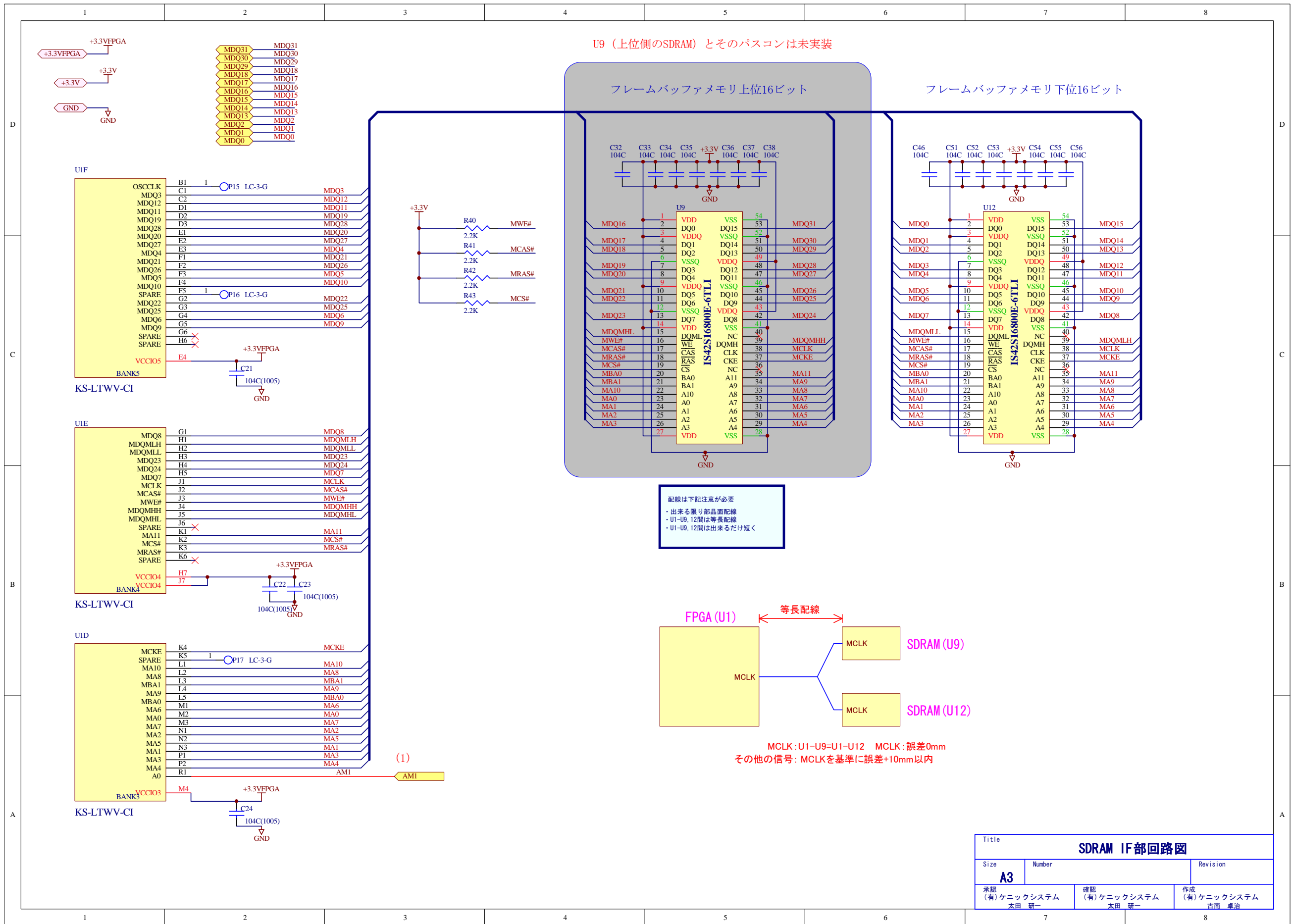
LEDバックライト電源へ

抵抗アレイR8の信号はスワッピング可

Title		
CPU&FROM IF部回路図		
Size	Number	Revision
A2		
作成 (有)ケニックスシステム 木田 健一	確認 (有)ケニックスシステム 木田 健一	作成 (有)ケニックスシステム 西郷 康治



Title		
LCD IF部回路図		
Size	Number	Revision
A3		
承認 (有) ケニックスシステム 太田 研一	確認 (有) ケニックスシステム 太田 研一	作成 (有) ケニックスシステム 吉南 卓治



SDRAM IF部回路図		
Size A3	Number	Revision
承認 (有) ケニックスシステム 太田 研一	確認 (有) ケニックスシステム 太田 研一	作成 (有) ケニックスシステム 吉南 卓治